

РОССИЙСКАЯ ФЕДЕРАЦИЯ

(19) **RU** **2 870 117** (13) **C1**

(51) МПК

H04L 27/06 (2006.01)ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ**(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ**

Статус: действует (последнее изменение статуса: 20.09.2026)
 Пошлина: учтена за 5 год с 22.04.2030 по 21.04.2031. Установленный срок для уплаты пошлины за 6 год: с 22.04.2030 по 21.04.2031. При уплате пошлины за 6 год в дополнительный 6-месячный срок с 22.04.2031 по 21.10.2031 размер пошлины увеличивается на 50%.

Начисление для уплаты
пошлины за поддержание
патента в силе

(52) СПК

H04L 27/066 (2026.08)(21)(22) Заявка: **2026112144**, 21.04.2026(24) Дата начала отсчета срока действия патента:
21.04.2026Дата регистрации:
15.09.2026

Приоритет(ы):

(22) Дата подачи заявки: **21.04.2026**(45) Опубликовано: **15.09.2026** Бюл. № **26**

(56) Список документов, цитированных в отчете о
поиске: **RU 2781271 C1, 11.10.2022. RU**
234846 U1, 11.06.2025. RU 2460224 C1,
27.08.2012. US 5652541 A1, 29.07.1997. FR
2639494 A1, 25.05.1990.

Адрес для переписки:

190000, Санкт-Петербург, ул. Большая
Морская, 67, лит. А, ФГАОУ ВО
"СПГУАП", ЦКНИ

(72) Автор(ы):

Васильева Дина Владимировна (RU),
Дворников Сергей Викторович (RU),
Петровский Александр Сергеевич (RU)

(73) Патентообладатель(и):

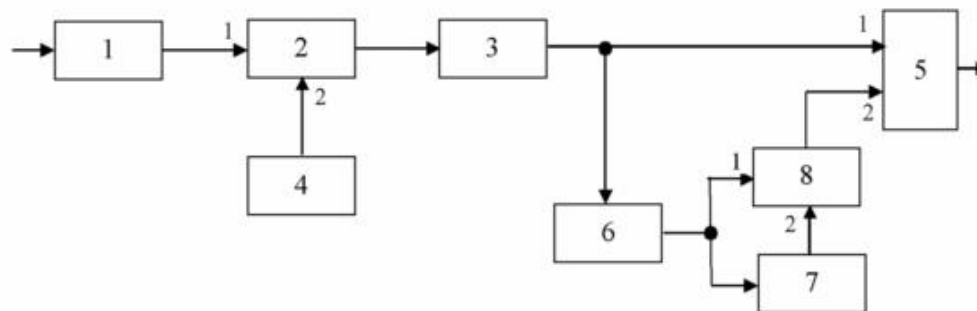
Федеральное государственное автономное
образовательное учреждение высшего
образования "Санкт-Петербургский
государственный университет
аэрокосмического приборостроения" (RU)

(54) Демодулятор сигналов информационного обмена

(57) Реферат:

Изобретение относится к области радиотехники. Технический результат заключается в снижении уровня ошибок демодуляции в условиях замирания сигнала и достигается тем, что демодулятор сигналов информационного обмена содержит фильтр (1), умножитель напряжений (2), интегратор (3), генератор опорного сигнала (4), компаратор напряжений (5), блок делителя на два (6), блок задержки на длительность символа (7) и сумматор (8). В условиях замираний принимаемого сигнала в канале связи демодулятор обеспечивает адаптивное формирование значения порога принятия решения в компараторе (5). Процесс формирования значения порога осуществляется за счет деления пополам амплитуды текущего информационного символа в блоке (6) и последующего сложения в сумматоре (8) половинного значения его амплитуды с половинным значением амплитуды предшествующего символа, задержанного на длительность символа блоком (7). Полученное суммарное значение амплитуды с выхода сумматора (8) передается на пороговый вход компаратора (5) для

восстановления искаженных информационных символов. 3 ил.



Фиг. 1

Изобретение относится к области технологий связи и может быть использовано для передачи данных в информационных сетях беспилотных авиационных систем (БАС), формируемых на основе сигналов амплитудной модуляции.

Известен «Демодулятор сигналов амплитудной манипуляции» (Патент РФ №2808227, H03D 5/00 (2023.11), H04L 27/00 (2023.11), опубл. 11.28.2023, Бюл. № 24).

Демодулятор сигналов амплитудной манипуляции, содержащий последовательно соединенные фильтр, умножитель напряжений и интегратор, последовательно соединенные сумматор и компаратор напряжений, а также генератор опорного сигнала и блок задержки на длительность символа, при этом второй вход умножителя напряжения соединен с выходом генератора опорного сигнала, а выход интегратора соединен со входом блока задержки на длительность символа и вторым входом компаратора напряжений, выход которого является выходом устройства, содержит первый делитель напряжения на два, вход которого соединен с выходом интегратора, а выход - с первым входом сумматора, а также второй делитель напряжения на два, вход которого соединен с выходом блока задержки на длительность символа, а выход - со вторым входом сумматора.

Недостатком устройства является ограниченность области применения, поскольку он допускает ошибки демодуляции сигналов АМ в каналах с замираниями.

Известен «Демодулятор сигналов амплитудной манипуляции» (Патент РФ № 2781271, H03D 5/00 (2022.08), H04L 27/38 (2022.02), опубл. 11.10.2022, Бюл. № 29).

Устройство-прототип в виде демодулятора сигналов амплитудной манипуляции, содержащего последовательно соединенные фильтр, умножитель напряжения и интегратор, а также блок задержки на длительность T , компаратор напряжений и генератор опорного сигнала, выход которого соединен со вторым входом умножителя напряжения, а вход фильтра является входом устройства, при этом в устройство дополнительно введены последовательно соединенные сумматор и делитель напряжения на четыре, выход интегратора соединен соответственно с первыми входами компаратора напряжения, сумматора и блока задержки на длительность, выход которого соединен со вторым входом сумматора, выход делителя напряжения на четыре соединен со вторым входом компаратора напряжения, выход которого является выходом устройства.

Недостатком известного устройства является ограниченность области применения, поскольку он допускает ошибки демодуляции сигналов АМ в каналах с замираниями.

Наиболее близким по своей технической сущности к заявленному устройству, является «Демодулятор сигналов амплитудной манипуляции» (Патент РФ №2851676, H04L 27/06 (2006.01), H03D 1/02 (2006.01), H03K 9/02 (2006.01), опубл. 26.11.2025 Бюл. № 33).

Устройство-прототип в виде демодулятора сигналов амплитудной манипуляции, содержащего последовательно соединенные фильтр, умножитель напряжения и интегратор, а также генератор опорного сигнала, выход которого соединен со вторым входом умножителя напряжений, а также первый сумматор и компаратор напряжений, выход которого является выходом устройства, при этом, выход интегратора подключен к первому входу первого сумматора, а вход фильтра является входом устройства дополнительно введены последовательно соединенные генератор уровня «0» и первый инвертор, выход которого соединен со вторым входом первого сумматора, также последовательно соединенные генератор уровня «1», второй инвертор и второй сумматор, второй вход которого соединен с выходом интегратора, при этом выходы первого и второго сумматоров соединены с первым и вторым входами компаратора напряжений соответственно.

Недостатком известного устройства является ограниченность области применения, поскольку он допускает ошибки демодуляции сигналов АМ в каналах с замираниями.

Задачей изобретения является создание устройства, обеспечивающего возможность адаптивно, по результатам суммирования текущего уровня сигнала и уровня сигнала, принятого на предыдущем такте, формировать текущее значение порога в условиях замирания сигнала.

Техническим результатом является снижение уровня ошибок в условиях замирания сигнала.

Технический результат достигается тем, что демодулятор сигналов информационного обмена, содержащий последовательно соединенные фильтр, вход которого является входом демодулятора, умножитель напряжений и интегратор, а также генератор опорного сигнала, выход которого соединен со вторым входом умножителя напряжений, сумматор, блок задержки на длительность символа и компаратор напряжений, выход которого является выходом демодулятора, при этом выход сумматора соединен со вторым входом компаратора напряжений дополнительно содержит блок делителя на два, при этом выход интегратора соединен со входом блока делителя на два и первым входом компаратора напряжений, а выход блока делителя на два соединен со входами сумматора и блоком задержки на длительность символа, при этом выход блока задержки на длительность символа соединен со вторым входом сумматора.

Благодаря новой совокупности существенных признаков, в виде блока делителя на два, а также новых функциональных связей обеспечивается достижение технического результата, а именно, снижение уровня ошибок в условиях замирания сигнала.

Заявляемое изобретение поясняется чертежами, где

на **фиг. 1** - блок-схема заявляемого демодулятора сигналов информационного обмена беспилотных авиационных систем;

на **фиг. 2** - фрагмент демодулированной последовательности сигнала АМ, прошедшего канал с замираниями и нанесенными значениями порогов принятия решения в соответствии с заявляемым изобретением демодулятора;

на **фиг. 3** - фрагмент демодулированной последовательности сигнала АМ, прошедшего канал с замираниями и нанесенными значениями порогов принятия решения в соответствии с устройством-прототипом.

На **фиг. 1** введены следующие обозначения:

- 1 - фильтр
- 2 - умножитель напряжений
- 3 - интегратор
- 4 - генератор опорного сигнала
- 5 - компаратор напряжения
- 6 - блок делителя на два
- 7 - блок задержки на длительность символа
- 8 - сумматор

Заявляемое устройство состоит из фильтра 1, вход которого является входом устройства, выход которого через первый вход умножителя напряжений (2) и интегратор (3) соединен с первым входом компаратора напряжений (5), выход которого является выходом устройства, при этом ко второму входу умножителя напряжений (2) подключен генератор опорного сигнала (4), а выход интегратора (3) дополнительно через блок делителя на два (6) соединен с первым входом сумматора (8) и входом блока задержки на длительность символа (7), причем блок задержки на длительность символа (7) через второй вход сумматора (8) соединен со вторым входом компаратора напряжений (5).

Фильтр (1) предназначен для фильтрации принятого сигнала АМ. В качестве фильтра (1) может быть использован аналогичный фильтр, представленный в известном устройстве, см. (Патент РФ №2460225, H04L 27/22, опубл. 27.08.2012, Бюл. №24).

Умножитель напряжений (2) предназначен для вычисления корреляционной функции посредством перемножения принятого сигнала АМ и опорного сигнала.

В качестве умножителя напряжений (2) может быть использован аналогичный умножитель, представленный в известном устройстве, см. (Патент RU №2549360, H03D 3/00, опубл. 27.04.2015, Бюл. №12).

Интегратор (3) предназначен для формирования из вычисленной корреляционной функции импульсной последовательности сигнальных посылок.

В качестве интегратора (3) может быть использован аналогичный интегратор, см. (Патент РФ №2549360, H03D 3/00, опубл. 27.04.2015, Бюл. № 12, или см. Патент РФ № 2454014 RU, H04L 13/18, опубл. 20.06.2012, Бюл. №17).

Генератор опорного сигнала (4) предназначен для формирования опорного гармонического сигнала, соответствующего структуре гармонического сигнала, используемого в передающем устройстве для формирования сигнала АМ.

В качестве генератора опорного сигнала (4) может быть использован аналогичный задающий генератор, см. (Патент RU №2439819, H04L 7/02, опубл. 10.01.2012, Бюл. №1).

Сумматор (8) предназначен для суммирования амплитудных значений текущей сигнальной посылки, поступающей после блока деления на два (6) и амплитудного значения сигнальной посылки, хранящейся блоке памяти (7).

Блок делителя на два (6) предназначен для деления амплитудного значения текущей сигнальной посылки на два.

В качестве блока делителя на два (6) может быть использован аналогичный делитель см. «Демодулятор сигналов амплитудной манипуляции» (Патент РФ №2808227, H03D 5/00 (2023.11), H04L 27/00 (2023.11), опубл. 11.28.2023, Бюл. №24).

Блок задержки на длительность символа (7) предназначен для задержки сигнала, поступающего с блока делителя на два (6), на длительность символа, его суммирования с последующим сигналом в сумматоре (8).

В качестве блока задержки на длительность символа (7) может быть использован аналогичный делитель см. (Патент РФ №2460225, H04L 27/22, опубл. 27.08.2012, Бюл. №24).

Заявленное устройство работает следующим образом (см. **фиг. 1**).

Приходящий по каналу связи сигнал $S_1(t)$ подают на вход фильтра (1), который является входом устройства. В фильтре (1) осуществляют ослабление частотных составляющих, находящихся вне полосы частот демодулируемого сигнала.

На выходе фильтра (1) получают отфильтрованный сигнал $Z(t)$, который подают на первый вход умножителя напряжений (2), на второй вход которого с генератора опорного сигнала (4) подают опорный сигнал с постоянной амплитудой $S_0(t)$, который является аналогичным по своей структуре сигналу, используемому на передающей стороне для формирования сигнала АМ. Разница между сигнала $S_1(t)$ и $S_0(t)$ будет обусловлена влиянием аддитивных шумов и замираний в канале связи.

С выхода умножителя напряжений (2) сигнал подает на интегратор (3), на выходе которого формируется импульсный сигнал, который подают на первый вход компаратора напряжений (5).

Одновременно, импульсный сигнал с выхода интегратора (3) подают на вход блока делителя на два (6), где его амплитуда делится на два.

С выхода блока делителя на два (6) сигнал подают на первый вход сумматора (8) и на вход блока задержки на длительность символа (7).

В результате в сумматоре (8) происходит сложение текущего сигнала, поступающего с блока делителя на два (6) и сигнала предыдущего такта, т.е. сигнала задержанного на длительность символа, который подают на второй вход сумматора (8).

На выходе сумматора (8) получают рассчитанное значение порога, которое подают на второй вход компаратора напряжений (5).

Далее сравнивают текущий уровень напряжения сигнала, поступающего с выхода интегратора (3), с пороговым значением, рассчитанным как результат усреднения половинных значений уровней напряжения сигналов, полученных на текущем и предыдущем тактах.

В качестве примера на **фиг. 2** показан фрагмент импульсной последовательности «0», «1», «0», «1», «0», «1», с различной амплитудой, обусловленной замираниями сигнала в канале. Над каждым импульсом указан уровень текущего напряжения, обусловленный замираниями в канале.

А пунктирной линией указан уровень рассчитанного порога, с указанием значения, вычисленного в соответствии с заявляемым техническим решением уровнем.

Для рассмотренного случая заявляемое техническое решение обеспечило достоверное принятие решение по всем импульсам.

В качестве примера на **фиг. 3** показан фрагмент импульсной последовательности «0», «1», «0», «1», «0», «1», с различной амплитудой, обусловленной замираниями сигнала в канале, аналогичной по своим значениям уровнями импульсов, представленных на **фиг. 2**.

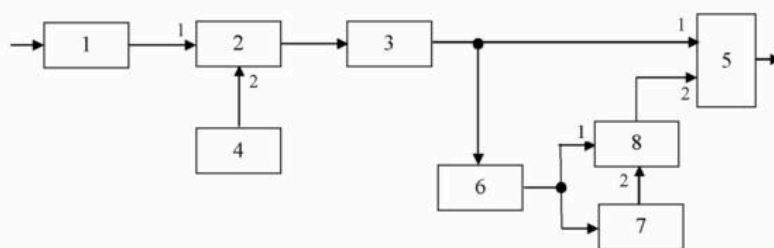
В тех же условиях, техническое решение, реализованное в устройстве-прототипе, допустило две ошибки при принятии решения о демодулированном символе. Импульсы, принимаемые с ошибками, выделены темным цветом.

Таким образом, выбор порога принятия решения, в соответствии с устройством-прототипом не обеспечивает возможность достоверной демодуляции сигналов АМ,

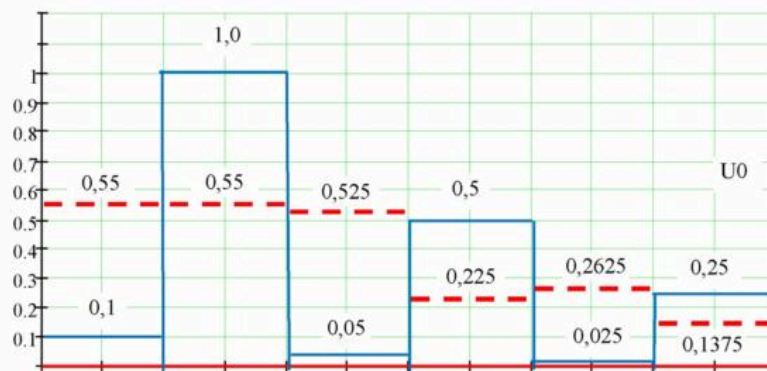
принятых в каналах с замираниями, так как возможны ошибочные решения. А выбор порога принятия решения в соответствии с заявляемым техническим решением не допускает ошибочных решений в каналах с замираниями.

Формула изобретения

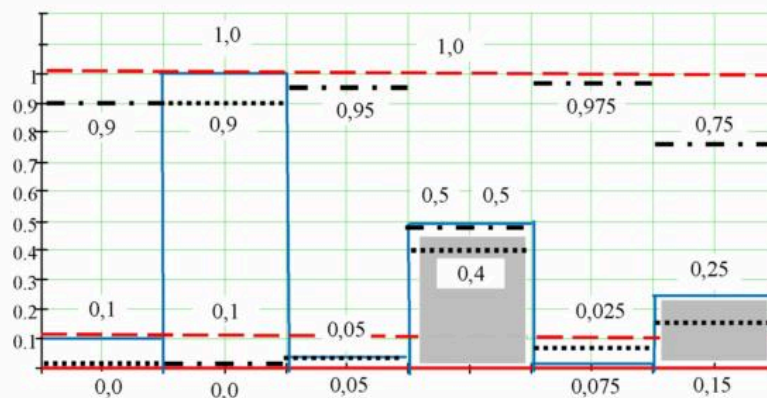
Демодулятор сигналов информационного обмена, содержащий последовательно соединенные фильтр, вход которого является входом демодулятора, умножитель напряжений и интегратор, а также генератор опорного сигнала, выход которого соединен со вторым входом умножителя напряжений, сумматор, блок задержки на длительность символа и компаратор напряжений, выход которого является выходом демодулятора, при этом выход сумматора соединен со вторым входом компаратора напряжений, отличающийся тем, что устройство дополнительно содержит блок делителя на два, при этом выход интегратора соединен со входом блока делителя на два и первым входом компаратора напряжений, а выход блока делителя на два соединен со входами сумматора и блоком задержки на длительность символа, при этом выход блока задержки на длительность символа соединен со вторым входом сумматора.



Фиг. 1



Фиг. 2



Фиг. 3